

Дата: 19.01.2023

Група: 23

Предмет: Інформаційні системи

УРОК 29

ТЕМА: «Контроль парності і коди корекції помилок (ЕСС).»

МЕТА:

- Розглянути конструкцію і організацію мікросхем і модулів пам'яті
- Вивчити основні поняття оперативної пам'яті
- Опанувати маркування ОП
- Виховати інформаційно-освічену особу, цікавість до обраної професії, дисципліну та уважність

Вивчення нового матеріалу:

1. Контроль парності і коди корекції помилок

Помилки при зберіганні інформації в пам'яті неминучі. Вони зазвичай класифікуються як відмови і нерегулярні помилки (збої).

Якщо нормально функціонуюча мікросхема внаслідок, наприклад, фізичного пошкодження починає працювати неправильно, то все, що відбувається і називається постійною відмовою. Щоб усунути цей тип відмови, звичайно потрібно замінити деяку частину апаратних засобів пам'яті, наприклад несправну мікросхему SIMM або DIMM.

Інший, більш підступний тип відмови - нерегулярна помилка (збій). Це непостійна відмова, яка не відбувається при повторенні умов функціонування або через регулярні інтервали.

Кількість помилок залежить від числа встановлених модулів пам'яті та їх обсягу. Програмні помилки можуть траплятися і раз на місяць, і кілька разів на тиждень, і навіть частіше!

Хоча космічні промені і радіація є причиною більшості програмних помилок пам'яті, існують і інші фактори:

- Скачки в енергоспоживанні або шум на лінії. Причиною може бути несправний блок живлення або настінна розетка.

- Використання невірної типу або параметра швидкодії пам'яті. Тип пам'яті повинен підтримуватися конкретним набором мікросхем і володіти певним набором швидкого доступу.

Ігнорування збоїв, звичайно, не найкращий спосіб боротьби з ними. На жаль, саме спосіб сьогодні вибрали багато виробників комп'ютерів. Краще було б підвищити **відмовостійкість систем**. Для цього необхідні механізми визначення і, можливо,

виправлення помилок в пам'яті ПК. В основному для підвищення відмовостійкості в сучасних комп'ютерах застосовуються такі методи:

- **контроль парності;**
- **коди корекції помилок (ЕСС).**

Системи без контролю парності взагалі не забезпечують відмовостійкості даних. Єдина причина, по якій вони використовуються, - їх мінімальна базова вартість. При цьому, на відміну від інших технологій, не потрібна додаткова оперативна пам'ять. Байт з контролем парності містить у собі 9, а не 8 біт, тому вартість пам'яті з контролем парності вище приблизно на 12,5%. Крім того, контролери пам'яті, що не вимагають логічних мостів для підрахунку даних парності або ЕСС, володіють спрощеною внутрішньою архітектурою. Портативні системи, для яких питання мінімального енергоспоживання особливо важливий, виграють від зменшеного енергоспоживання пам'яті завдяки використанню меншої кількості мікросхем DRAM. І нарешті, шина даних пам'яті без контролю парності має меншу розрядність, що виражається в скороченні кількості буферів даних. Статистична ймовірність виникнення помилок пам'яті в сучасних настільних комп'ютерах становить приблизно одну помилку в кілька місяців. При цьому кількість помилок залежить від обсягу і типу використовуваної пам'яті.

Контроль парності це один із стандартів, введених IBM, відповідно до якого інформація в банку пам'яті зберігається фрагментами по 9 біт, причому вісім з них (що складають один байт) потрібні власне для даних, а дев'ятий є бітом парності (parity). Використання 9 біта дозволяє схемами керування пам'яттю на апаратному рівні контролювати цілісність кожного байта даних. Якщо виявляється помилка, робота комп'ютера зупиняється і на екран виводиться повідомлення про несправності. Якщо ви працюєте на комп'ютері під керуванням Windows або OS / 2, то при виникненні помилки контролю парності повідомлення, можливо, не з'явиться, а просто відбудеться блокування системи.

Модулі SIMM і DIMM поставляються як з підтримкою бітів парності, так і без неї.

Технологія контролю парності не дозволяє виправляти системні помилки, проте дає можливість знайти користувачеві комп'ютера, що має наступні переваги:

- **контроль парності оберігає** від наслідків проведення невірних обчислень на базі некоректних даних;

- **контроль парності точно вказує** на джерело виникнення помилок, допомагаючи розібратися з проблемою і покращуючи ступінь експлуатаційної надійності комп'ютера.

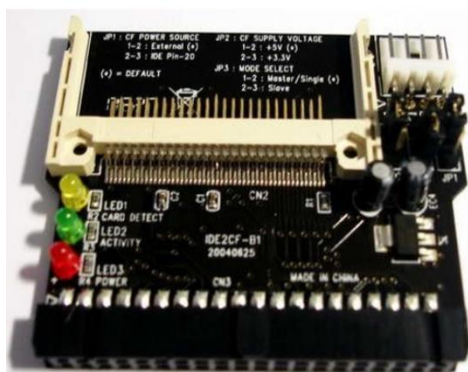
При виявленні помилки схема контролю парності на системній платі формує немасковане переривання (Nonmaskable Interrupt - NMI), по якому основна робота зупиняється і ініціюється спеціальна процедура, записана в BIOS. У результаті її

виконання екран очищається і в лівому верхньому кутку виводиться повідомлення про помилку.

2. Код корекції помилок

Коди корекції помилок (Error Correcting Code-ECC) дозволяють не тільки виявити помилку, але і виправити її в одному розряді. Тому комп'ютер, в якому використовуються подібні коди, в разі помилки в одному розряді може працювати без переривання, причому дані не будуть спотворені. Коди корекції помилок в більшості ПК дозволяють тільки виявляти, але не виправляти помилки у двох розрядах. Але приблизно 98% збоїв пам'яті викликано саме помилкою в одному розряді, тобто вона успішно виправляється за допомогою даного типу кодів. Даний тип ECC отримав назву SEC-DED (single-bit error-correction double-bit error detection - однорозрядна корекція, дворозрядне виявлення помилок). У кодах корекції помилок цього типу для кожних 32 біт потрібно додатково сім контрольних розрядів при 4-байтовій і вісім - при 8-байтовій організації (64-розрядні процесори Athlon / Pentium). Реалізація коду корекції помилок при 4-байтовій організації, очевидно, дорожче реалізації перевірки непарності або парності, але при 8-байтовій організації вартість реалізації коду корекції помилок не перевищує вартості реалізації перевірки парності.

Для використання кодів корекції помилок необхідний контролер пам'яті, що обчислює контрольні розряди при операції запису в пам'ять. При читанні з пам'яті такий контролер порівнює прочитані і обчислені значення контрольних розрядів і при необхідності виправляє зіпсований біт (або біти). Вартість додаткових логічних схем для реалізації коду корекції помилок в контролері | пам'яті не дуже висока, але це може значно знизити швидкодію пам'яті при операціях запису. Це відбувається тому, що при операціях запису і читання необхідно чекати, коли завершиться обчислення контрольних розрядів. При записі частини слова спочатку слід прочитати повне слово, потім перезаписати змінні байти і тільки після цього - нові обчислені контрольні розряди.



Мал. 1. Контролер IDE для карт пам'яті **CF IBRIDGE (MM-IDE TO CF-01-HN01)** - вид: контролери SATA, IDE; тип: 1 порт; тип внутрішній/зовнішній: внутрішній; слоти для карт пам'яті: CF; сумісність з картами пам'яті: CF; інтерфейс: ide; підтримувані ОС: підтримує будь-яку ОС; визначається як HDD.

У більшості випадків збій пам'яті відбувається в одному розряді, і тому такі помилки успішно виправляються кодом корекції помилок. Використання відмовостійкої пам'яті забезпечує високу надійність комп'ютера. Пам'ять з кодом ЕСС призначена для серверів, робочих станцій або додатків, для яких наслідки потенційних помилок пам'яті менш бажані, ніж додаткові витрати на придбання додаткових модулів пам'яті та обчислювальні витрати на корекцію помилок. Якщо дані мають особливе значення і комп'ютери застосовуються для вирішення важливих завдань, без пам'яті ЕСС не обійтися. По суті, жоден поважаючий себе системний інженер не буде використовувати сервер, навіть самий невибагливий, без пам'яті ЕСС.

Користувачі мають вибір між системами без контролю парності, з контролем парності і з ЕСС, тобто між бажаним рівнем відмовостійкості комп'ютера і ступенем цінності використовуваних даних.

Контрольні запитання:

1. Як класифікуються помилки при зберіганні інформації в оперативній пам'яті?
2. Що таке контроль парності?
3. Для чого використовують коди корекції помилок(Error Correcting Code – ЕСС)?

Домашнє завдання:

- Законспектувати матеріал уроку
- Для зворотнього зв'язку використовувати e-mail: 2573562@ukr.net